



Teaching Guide

Identifying Data					2014/15
Subject (*)	Electrónica Dixital	Code	770G01023		
Study programme	Grao en Enxeñaría Electrónica Industrial e Automática				
Descriptors					
Cycle	Period	Year	Type	Credits	
Graduate	1st four-month period	Third	Obligatoria	6	
Language	Spanish				
Prerequisites					
Department	Enxeñaría Industrial				
Coordinador	Meizoso López, Maria del Carmen	E-mail	carmen.meizoso@udc.es		
Lecturers	Meizoso López, Maria del Carmen	E-mail	carmen.meizoso@udc.es		
Web					
General description	En esta asignatura se presentan los fundamentos de los sistemas digitales. Se pretende que el alumno adquiera capacidad para analizar y diseñar circuitos combinacionales y secuenciales.				

Study programme competences

Code	Study programme competences
A26	Coñecer os fundamentos e aplicacións da electrónica dixital e microprocesadores.
A29	Capacidade para deseñar sistemas electrónicos analóxicos, dixitais e de potencia.
A30	Coñecer e ser capaz de modelar e simular sistemas.
B1	Capacidade de resolver problemas con iniciativa, toma de decisións, creatividade e razoamento crítico.
B2	Capacidade de comunicar e transmitir coñecementos, habilidades e destrezas no campo da enxeñaría industrial.
B4	Capacidade de traballar e aprender de forma autónoma e con iniciativa.
B5	Capacidade para empregar as técnicas, habilidades e ferramentas da enxeñaría necesarias para a práctica desta.
B6	Capacidade de usar adecuadamente os recursos de información e aplicar as tecnoloxías da información e as comunicacións na enxeñaría.

Learning outcomes

Subject competencies (Learning outcomes)	Study programme competences		
Diseña circuitos digitales combinacionales y secuenciales.	A26	B1	
Aplica las técnicas de análisis y simulación de circuitos electrónicos digitales.	A29	B2	
Distingue las distintas familias lógicas y los tipos de dispositivos digitales	A30	B4	
		B5	
		B6	

Contents

Topic	Sub-topic
Subject 1. Introduction to the Digital Electronics.	Introduction to the Digital Electronics. Number systems and digital codes. Boole's algebra. Truth tables. Logic gates. Simplification of logic functions.
Subject 2. Introduction to VHDL.	Introduction to the VHDL hardware description language. VHDL basic syntax. Entity. Architecture. Types of data and objects. Operators. Concurrent and sequential sentences: When..else, With..select. Process. Wait, If..then..else, Case...when, For...loop. Components instantiate. Simulation. Test benches.
Subject 3: Combinational systems.	Technology of digital circuits. Decoders. Coders. Multiplexers. Demultiplexers. VHDL description . Programmable devices: PLA and PAL.
Subject 4: Combinational arithmetic systems	Comparators. Parity circuits. Arithmetic circuits. VHDL description.



Subject 5: Sequential systems.	Latches and Flip-Flops asynchronous and synchronous. Counters. Shift registers. VHDL description. Sequential PLDs.
Subject 6: Sequential synchronous systems design	Finite state machines. Analysis and synthesis . VHDL description.

Planning			
Methodologies / tests	Ordinary class hours	Student?s personal work hours	Total hours
Guest lecture / keynote speech	21	30	51
Problem solving	10	24	34
Laboratory practice	20	22	42
Simulation	1.5	7	8.5
Objective test	4.5	10	14.5
Personalized attention	0	0	0

(*)The information in the planning table is for guidance only and does not take into account the heterogeneity of the students.

Methodologies	
Methodologies	Description
Guest lecture / keynote speech	El profesor guía a los alumnos aclarando los principales conceptos.
Problem solving	
Laboratory practice	Son sesiones obligatorias para todos los alumnos. Consistirán en el diseño y simulación de circuitos digitales. Requieren preparación previa antes de la sesión en el laboratorio, con un análisis y diseño justificado de la solución adoptada en cada caso. El profesor revisará el trabajo previo realizado así como el desarrollado en la sesión de prácticas.
Simulation	Consistirá en una prueba de diseño y simulación a realizar individualmente por cada alumno con el software del laboratorio. Se realizará hacia el final del cuatrimestre.
Objective test	Ejercicios de análisis y diseño de circuitos combinacionales y secuenciales. Cuestiones teórico-prácticas sobre el temario.

Personalized attention	
Methodologies	Description
Guest lecture / keynote speech Problem solving Laboratory practice	The professors will attend personally to the doubts on any of the activities developed throughout the course. The schedule of tuitions will be published at the beginning of the four months on the web page of the center.

Assessment		
Methodologies	Description	Qualification
Objective test	Os coñecementos teóricos avaliaranse mediante probas obxectivas. Haberá 3 probas parciais a realizar individualmente por cada alumno. A primeira realizarase unha vez explicados os 3 primeiros temas. Supoñerá un 30% da nota final de teoría. A segunda proba realizarase unha vez explicados os temas 4 e 5. Supoñerá un 30% da nota final de teoría. A terceira proba realizarase coincidindo co exame final. Esta proba supoñerá un 40% da nota final de teoría.	50
Simulation	Exercicio de deseño e simulación a resolver individualmente co software do laboratorio. Esta proba realizarase ao final do cuadrimestre e supoñerá un 50% da nota final.	50



Assessment comments

A avaliación da materia

consistirá nunha avaliación teórica (50%) e outra práctica (50%). As cualificacións das tarefas avaliáveis serán válidas só para o curso académico no que se realicen.

Avaliación teórica

A avaliación teórica consistirá en 3 probas parciais:

- A primeira realizarase unha vez explicados os 3 primeiros temas e terá un peso do 30% da nota final de teoría.
- A segunda proba realizarase unha vez explicados os temas 4 e 5. Supoñerá un 30% da nota final de teoría
- A terceira realizarase coincidindo co exame final, e terá un peso do 40% da nota final de teoría.

Cada proba parcial constará dunha parte de preguntas de resposta curta e/ou tipo test e dunha parte de resolución problemas en papel ou usando o software ISE.

Avaliación práctica

Realizarase

unha proba práctica ao final do cuadrimestre, que consistirá nun exercicio similar aos realizados nas prácticas de laboratorio durante o curso. Supoñerá un 50% da nota final.

Nota final

A nota final calcularase como media aritmética da parte teórica e práctica.

Nota Final =(Nota final de teoría + Nota prácticas)/2

Segunda oportunidade

Na

segunda oportunidade, realizaranse dúas probas: unha teórica e outra práctica. Para realizar a parte práctica é preciso apuntarse, falando previamente co profesor.

A teórica consistirá nunha proba obxectiva escrita con exercicios prácticos de análise e deseño de circuitos combinacionais e secuenciais e cuestións teórico-prácticas sobre todo o temario. Supoñerá un 50% da nota final.

A

proba práctica será un exercicio no Laboratorio similar aos realizados durante as prácticas ao longo do curso, a puntuación desta parte será do 50% da nota final.

Para aprobar é preciso obter polo menos un 4 sobre 10 en ambas as dúas partes.

No caso de non alcanzar a nota mínima nalgunha das partes a Nota final será:

Nota Final= mínimo (4.5, (Nota de teoría+Nota prácticas)/2)

Sources of information

Basic	<ul style="list-style-type: none"> - Wakerly, John F. (2005). Diseño digital : principios y prácticas. México : Pearson Educación - Alvarez Ruiz de Ojeda, Jacobo (2004). Diseño digital con lógica programable. Santiago de Compostela: Tórculo - Tocci, Ronald J. (2007). Sistemas digitales : principios y aplicaciones. México : Prentice Hall
Complementary	- García Zubía, Javier (2003). Problemas resueltos de electrónica digital. Madrid:Thomson

Recommendations

Subjects that it is recommended to have taken before

Subjects that are recommended to be taken simultaneously

Subjects that continue the syllabus



Informática/770G01002

Fundamentos de Electricidade/770G01013

Fundamentos de Electrónica/770G01018

Other comments

(*)The teaching guide is the document in which the URV publishes the information about all its courses. It is a public document and cannot be modified. Only in exceptional cases can it be revised by the competent agent or duly revised so that it is in line with current legislation.