



Guía Docente				
Datos Identificativos				2019/20
Asignatura (*)	Programación de Arquitecturas Heteroxéneas		Código	614973103
Titulación				
Descriptores				
Ciclo	Período	Curso	Tipo	Créditos
Mestrado Oficial	1º cuatrimestre	Primeiro	Obrigatoria	6
Idioma				
Modalidade docente	Presencial			
Prerrequisitos				
Departamento	Departamento profesorado másterEnxeñaría de Computadores			
Coordinación	Amor Lopez, Margarita	Correo electrónico	margarita.amor@udc.es	
Profesorado	Amor Lopez, Margarita González Domínguez, Jorge López Vilariño, David	Correo electrónico	margarita.amor@udc.es jorge.gonzalezd@udc.es	
Web				
Descripción xeral				

Competencias / Resultados do título	
Código	Competencias / Resultados do título

Resultados da aprendizaxe			
Resultados de aprendizaxe			Competencias / Resultados do título
Analizar e mellorar o rendemento dunha arquitectura ou un software dado			AP2 BP1 CP1 BP2
Profundar no coñecemento de ferramentas de programación e diferentes linguaxes no campo da computación de altas prestacións			AP4 BP6 CP1
Analizar, deseñar e implementar algoritmos e aplicacións paralelas eficientes			AP5 BP2
Coñecer as tecnoloxías e ferramentas dispoñíbeis para a computación en sistemas distribuídos sobre unha rede			AP7 BP7

Contidos	
Temas	Subtemas
Estrutura dun sistema heteroxéneo con procesadores de propósito xeral+acelerador. Integración conjunta.	-
Sistemas multi-núcleo en procesadores de propósito xeral e many-core en aceleradores como Xeon-Phi ou GPU.	-
Arquitectura de sistemas heteroxéneos habituais.	-
Modelos de programación e compiladores para sistemas heteroxéneos.	-
Programación de propósito xeral en sistemas heteroxéneos.	-
Optimizacións para sistemas heteroxéneos.	-
Codiseño hardware-software sobre arquitecturas CPU-FPGA.	-

Planificación				
Metodoloxías / probas	Competencias / Resultados	Horas lectivas (presenciais e virtuais)	Horas traballo autónomo	Horas totais
Lecturas	B6	0	16	16
Proba obxectiva	A7 B7	4	0	4



Traballos tutelados	A4 A5 B1 B2 B7 C1	0	82	82
Prácticas de laboratorio	A2 A4 B2	2	38	40
Atención personalizada		8	0	8

\*Os datos que aparecen na táboa de planificación son de carácter orientativo, considerando a heteroxeneidade do alumnado

Metodoloxías	
Metodoloxías	Descripción
Lecturas	Lectura de material didáctico, visionado de vídeos e consulta de material multimedia. Competencia traballada: B6
Proba obxectiva	Exame sobre os contidos da materia que combinará preguntas de teoría coa resolución de problemas. Competencias traballadas: A7, B7
Traballos tutelados	Consulta de bibliografía, estudio autónomo, desenvolvemento de actividades programas, preparación de presentacións e traballos. Competencias traballadas: A4, A5, B1, B2, B7, C1
Prácticas de laboratorio	Na aula de informática, realizarase aprendizaxe baseada en problemas e estudos de casos prácticos. Farase unha introdución á programación de sistemas heteroxéneos procesador+lóxica sobre arquitectura Zynq-7000 coa contorna de desenvolvemento Vivado de Xilinx. Programaranse as GPUs con CUDA sobre o cluster do CESGA ou do GAC-UDC; e, compararanse con outros métodos de programación como o OpenCL. Competencias trabajadas: A2, A4, B2

Atención personalizada	
Metodoloxías	Descripción
Prácticas de laboratorio	Prácticas de laboratorio: Atender e resolver dúbidas do alumnado en relación ás prácticas propostas ou realizadas no laboratorio.  Traballos tutelados: Atender e resolver dúbidas do alumnado en relación aos traballos tutelados propostos.

Avaliación			
Metodoloxías	Competencias / Resultados	Descripción	Cualificación
Prácticas de laboratorio	A2 A4 B2	Nas sesións de laboratorio propone o desenvolvemento dunhas prácticas. Ao final dalguhas sesións valórarse o correcto funcionamento da práctica, a estruturación do código e a comprensión dos conceptos traballados mediante unha proba escrita.	50
Proba obxectiva	A7 B7	Corresponde a coñecementos impartidos nas sesións maxistrales.	20
Traballos tutelados	A4 A5 B1 B2 B7 C1	O estudiante teñe que resolver un traballo onde presentará unha memoria e valórarse o correcto funcionamento do traballo no laboratorio.	30

Observacións avaliación	
Os estudiantes con recoñecemento de dedicación a tempo parcial e dispensa académica de exención de asistencia tenente exención de asistencia seguiría os mesmos criterios que a modalidade non presencial.	

Fontes de información	
Bibliografía básica	<ul style="list-style-type: none"> <li>- Pong P. Chu (2011). Embedded SoPC Design with Nios II Processor and VHDL Examples. Wiley-IEEE Press</li> <li>- David Kirk and Wen-mei Hwu (2016). Programming Massively Parallel Processors. Morgan Kauffman</li> </ul>
Bibliografía complementaria	<ul style="list-style-type: none"> <li>- B. R. Gaster, L. Howes, D. R. Kaeli, P. Mistry, D. Schaa (2013). Heterogeneous Computing with OpenCL. Morgan Kaufmann</li> <li>- Jason Sanders (2010). CUDA by Example: An Introduction to General-Purpose GPU Programming. Addison Wesley</li> <li>- L. H. Crockett, R. Elliot and M. Ederwitz (2014). The Zynq Book: Embedded Processing with the ARM Cortex-A9 on the Xilinx Zynq-7000. All Programmable SoC. Strathclyde Academic Media</li> </ul>

## Recomendacións



## Materias que se recomenda ter cursado previamente

## Materias que se recomenda cursar simultaneamente

Arquitectura de Altas Prestacións/614473101

Programación Paralela/614473102

## Materias que continúan o temario

Programación Paralela Avanzada/614473107

## Observacións

&lt;p&gt;É recomendable ler o material asignado para cada clase de teoría antes de asistir a ela.&lt;/p&gt;&lt;p&gt;A aqueles alumnos que presenten traballos ou realicen probas de avaliación de forma non presencial, poderáselles solicitar tamén a firma dixital dos mesmos e/ou unha declaración xurada sobre a autoría dos mesmos.&lt;/p&gt;

(\*)A Guía docente é o documento onde se visualiza a proposta académica da UDC. Este documento é público e non se pode modificar, salvo casos excepcionais baixo a revisión do órgano competente dacordo coa normativa vixente que establece o proceso de elaboración de guías