



Guía Docente				
Datos Identificativos				2020/21
Asignatura (*)	Programación de Arquitecturas Heteroxéneas		Código	614473103
Titulación				
Descriptores				
Ciclo	Período	Curso	Tipo	Créditos
Mestrado Oficial	1º cuadrimestre	Primeiro	Obrigatoria	6
Idioma	Castelán			
Modalidade docente	Híbrida			
Prerrequisitos				
Departamento	Departamento profesorado másterEnxeñaría de Computadores			
Coordinación	Amor Lopez, Margarita	Correo electrónico	margarita.amor@udc.es	
Profesorado	Amor Lopez, Margarita González Domínguez, Jorge	Correo electrónico	margarita.amor@udc.es jorge.gonzalezd@udc.es	
Web				
Descripción xeral	<p>Os e as estudantes adquirirán a formación básica para analizar as arquitecturas heteroxéneas con aceleradores tales como unha GPU, como alternativa aos sistemas multi-núcleo en procesadores de propósito xeral, e quedarán capacitados/as para contrastar as súas prestacións e rendemento. Adicionalmente, desenvolverán software eficiente para estas novas plataformas a través das linguaxes que xurdiron nos últimos anos para aplicacions de propósito xeral. Así, iniciarase aos e as estudantes a algunas das aproximacións más estendidas para a programación de sistemas heteroxéneos. Para finalizar, familiarizaremos aos e as estudante coas técnicas de optimización orientadas ás xeracións más avanzadas dos sistemas heteroxéneos.</p>			



Plan de continxencia	<p>1. Modificacións nos contidos</p> <p>Non se realizarán cambios</p> <p>2. Metodoloxías</p> <p>*Metodoloxías docentes que se manteñen</p> <p>? Sesión magistral (por Teams)</p> <p>? Proba Obxectiva (por AulaCesga)</p> <p>? Prácticas de laboratorio (Defensa por Teams, computa na avaliación)</p> <p>? Traballos tutelados (con Atención personalizada) (computa na avaliación)</p> <p>? Atención personalizada (por Teams e email)</p> <p>*Metodoloxías docentes que se modifican</p> <p>Non se modifican as metodoloxías senón que serán realizadas a través das plataformas das que se disponen na UDC.</p> <p>2. Mecanismos de atención personalizada ao alumnado</p> <p>? Correo electrónico: Diariamente. Para fazer consultas, solicitar encontros virtuales para resolver dúbidas e fazer seguimiento dos traballos tutelados e as prácticas.</p> <p>? Moodle e AulaCesga: Semanalmente. Dispónse de anuncios onde se avisará da planificación das asignaturas, as clasificacións ou eventos relacionados coa materia.</p> <p>? Teams: Unha sesión magistral para os contidos teóricos na franxa horaria que ten asignada a materia. Unha sesión semanal para as prácticas de laboratorio, seminarios e traballos tutelados. Dúas sesións á semana para as tutorías.</p> <p>4. Modificacións na avaliación</p> <p>*Observacións de avaliación:</p> <p>Non hai modificación da avaliación. O 20% xa correspondía á proba final, 30% a traballos tutelados e 50% ás prácticas. A proba final realizarase polo AulaCesga.</p> <p>5. Modificacións dá bibliografía ou webgrafía</p> <p>Non se realizarán cambios. Xa se dispón de todos os materiais de traballo no Moodle.</p>
----------------------	--

Código	Competencias do título
	Competencias do título

Resultados da aprendizaxe			
Resultados de aprendizaxe		Competencias do título	
Analizar e mellorar o rendemento dunha arquitectura ou un software dado		AP2	BP1 BP2
Profundar no coñecemento de ferramentas de programación e diferentes linguaxes no campo da computación de altas prestacións		AP4	BP6 CP1
Analizar, deseñar e implementar algoritmos e aplicacións paralelas eficientes		AP5	BP2
Coñecer as tecnoloxías e ferramentas dispoñíbeis para a computación en sistemas distribuídos sobre unha rede		AP7	BP7

Contidos	
Temas	Subtemas



Estrutura dun sistema heteroxéneo con procesadores de propósito xeral+acelerador. Integración conjunta.	-
Sistemas multi-núcleo en procesadores de propósito xeral e many-core en aceleradores como Xeon-Phi ou GPU.	-
Arquitectura de sistemas heteroxéneos habituais.	-
Modelos de programación e compiladores para sistemas heteroxéneos.	-
Programación de propósito xeral en sistemas heteroxéneos.	-
Optimizacións para sistemas heteroxéneos.	-
Codiseño hardware-software sobre arquitecturas CPU-FPGA.	-

Planificación

Metodoloxías / probas	Competencias	Horas presenciais	Horas non presenciais / traballo autónomo	Horas totais
Prácticas de laboratorio	A2 A4 B2	19	19	38
Traballos tutelados	A4 A5 B1 B2 B7 C1	4	80	84
Proba obxectiva	A7 B7	1	0	1
Sesión maxistral	B6	23	0	23
Atención personalizada		4	0	4

*Os datos que aparecen na táboa de planificación son de carácter orientativo, considerando a heteroxeneidade do alumnado

Metodoloxías

Metodoloxías	Descripción
Prácticas de laboratorio	Na aula de informática, realizarase aprendizaxe baseada en problemas e estudos de casos prácticos. Farase unha introdución á programación de sistemas heteroxéneos procesador+lóxica sobre arquitectura Zynq-7000 coa contorna de desenvolvemento Vivado de Xilinx. Programaranse as GPUs con CUDA sobre o cluster do CESGA ou do GAC-UDC; e, compararanse con outros métodos de programación como o OpenCL. Competencias trabajadas: A2, A4, B2
Traballos tutelados	consulta de bibliografía, estudio autónomo, desenvolvemento de actividades programas, preparación de presentacións e traballos. Competencias trabajadas: A4, A5, B1, B2, B7, C1
Proba obxectiva	Exame sobre os contidos da materia que combinará preguntas de teoría coa resolución de problemas. Competencias trabajadas: A7, B7
Sesión maxistral	Ao estudiante indicáráselle con anterioridade o material necesario que debe ler para seguir correctamente a explicación do profesor. En clase o profesor aclarará os aspectos más relevantes do tema, de forma interactiva co estudiante. Competencias trabajadas: B6

Atención personalizada

Metodoloxías	Descripción
Prácticas de laboratorio	Prácticas de laboratorio: Atender e resolver dúbidas do alumnado en relación ás prácticas propostas ou realizadas no laboratorio.
Traballos tutelados	Traballos tutelados: Atender e resolver dúbidas do alumnado en relación aos traballos tutelados propostos.

Avaliación

Metodoloxías	Competencias	Descripción	Cualificación



Prácticas de laboratorio	A2 A4 B2	Nas sesións de laboratorio propone o desenvolvemento dunhas prácticas. Ao final dalguhas sesións valórase o correcto funcionamento da práctica, a estruturación do código e a comprensión dos conceptos traballados mediante unha proba escrita.	50
Traballos tutelados	A4 A5 B1 B2 B7 C1	O estudiante teñe que resolver un traballo onde presentará unha memoria e valórase o correcto funcionamiento do traballo no laboratorio.	30
Proba obxectiva	A7 B7	Corresponde a coñecementos impartidos nas sesións maxistrales.	20

Observacións avaliación

Os estudiantes con recoñecemento de dedicación a tempo parcial e dispensa académica de exención de asistencia tenente exención de asistencia seguiría os mesmos criterios que a modalidade non presencial.

Fontes de información

Bibliografía básica	- David Kirk and Wen-mei Hwu (2016). Programming Massively Parallel Processors. Morgan Kauffmann - Pong P. Chu (2011). Embedded SoPC Design with Nios II Processor and VHDL Examples. Wiley-IEEE Press
Bibliografía complementaria	- L. H. Crockett, R. Elliot and M. Ederwitz (2014). The Zynq Book: Embedded Processing with the ARM Cortex-A9 on the Xilinx Zynq-7000. All Programmable SoC. Strathclyde Academic Media - Jason Sanders (2010). CUDA by Example: An Introduction to General-Purpose GPU Programming. Addison Wesley - B. R. Gaster, L. Howes, D. R. Kaeli, P. Mistry, D. Schaa (2013). Heterogeneous Computing with OpenCL. Morgan Kaufmann

Recomendacións**Materias que se recomenda ter cursado previamente****Materias que se recomienda cursar simultaneamente**

Arquitectura de Altas Prestacións/614473101

Programación Paralela/614473102

Materias que continúan o temario

Programación Paralela Avanzada/614473107

Observacións

É recomendable ler o material asignado para cada clase de teoría antes de asistir a ela. A aqueles alumnos que presenten traballos ou realicen probas de avaliación de forma non presencial, poderáselles solicitar tamén a firma dixital dos mesmos e/ou unha declaración xurada sobre a autoría dos mesmos.

(*)A Guía docente é o documento onde se visualiza a proposta académica da UDC. Este documento é público e non se pode modificar, salvo casos excepcionais baixo a revisión do órgano competente dacordo coa normativa vixente que establece o proceso de elaboración de guías