



Guía Docente				
Datos Identificativos				2020/21
Asignatura (*)	Sistemas Dixitais I	Código	770G01026	
Titulación				
Descritores				
Ciclo	Período	Curso	Tipo	Créditos
Grao	2º cuadrimestre	Terceiro	Obrigatoria	6
Idioma	Castelán			
Modalidade docente	Presencial			
Prerrequisitos				
Departamento	Enxeñaría Industrial			
Coordinación	Jove Pérez, Esteban	Correo electrónico	esteban.jove@udc.es	
Profesorado	Jove Pérez, Esteban	Correo electrónico	esteban.jove@udc.es	
	Meizoso López, Maria del Carmen		carmen.meizoso@udc.es	
	Zayas Gato, Francisco		f.zayas.gato@udc.es	
Web				
Descrición xeral	O obxectivo desta materia é que o alumno coñeza as memorias e os dispositivos lóxicos programables, así como os métodos e ferramentas de deseño de circuitos sobre dispositivos lóxicos programables.			
Plan de continxencia	1. Modificacións nos contidos Non se realizarán modificación nos contidos 2. Metodoloxías *Metodoloxías docentes que se manteñen Sesión maxistral, Prácticas de laboratorio Traballos tutelados e Proba mixta *Metodoloxías docentes que se modifican 3. Mecanismos de atención personalizada ao alumnado. Tanto a sesión maxistral coma as prácticas levaráanse a cabo a través da plataforma Microsoft Teams. Mantéñense os horarios de titorías a través da plataforma Microsoft Teams e o correo electrónico. 4. Modificacións na avaliación A proba mixta realizarase a través de plataforma do plataforma Moodle. A defensa do traballo farase a través de Microsoft Teams *Observacións de avaliación: Mantéñense os mínimos nas probas mixtas para aprobar a asignatura. 5. Modificacións da bibliografía ou webgrafía Non se realizarán modificacións			

Competencias / Resultados do título	
Código	Competencias / Resultados do título

Resultados da aprendizaxe			
Resultados de aprendizaxe			Competencias / Resultados do título
Programa dispositivos lóxicos programables e configurables e utiliza con soltura a suas ferramentas de desenvolvemento.	A26	B1	C2
	A30	B3	



Coñece a realización electrónica dos circuitos convertidores A/D y D/A e sabe elegir o máis adecuado en cada aplicación.	A26 A30	B1 B2 B5 B6	C2 C5
Distingue os tipos de circuitos lóxicos programables e dispositivos de memoria.	A26 A30 A31	B1 B5	C2 C5
Coñece as técnicas de conexión de periféricos básicos, deseña o seus circuitos.	A26 A30	B2 B4 B7 B11	C2 C5

Contidos	
Temas	Subtemas
Contidos da memoria de verificación relacionados cos temas da asignatura	<ul style="list-style-type: none"> · Programación básica en VHDL: Temas 1 e 2. · Deseño con dispositivos electrónicos configurables CPLD e FPGA: Temas 3, 4 e 6. · Circuitos de memoria. Temas 5, 6 y 7. · Conversión A/D y D/A. Tema 6 e 9. · Ferramentas de deseño e desenvolvemento de sistemas lóxicos programables: Temas 4, 6, 8, 9 e 10. · Transmisión de datos. Temas 8 y 10.
Tema 1. Deseño de sistemas secuenciais síncronos	Máquinas de estados finitos. Análise e síntese. Descrición en VHDL.
Tema 2. Introducción á lóxica programable.	Características dos circuitos programables. Fases do deseño. Vantaxes. Aplicacións.
Tema 3. Arquitectura do CPLD CoolRunner II	Bloques Función. Macrocelas. Bloques de Entrada/Salida. Modelo de tempos.
Tema 4. Deseño de sistemas dixitais con CPLDs	<p>Fases da implementación: Síntesis Exemplos de codificación de macros. Informe de síntesis. Opcións. Translate. Fit. Informe de tempos.</p> <p>Deseño de sistemas secuenciais: Sinais de reloxo. Deseño de circuitos secuenciais síncronos: contadores, circuitos de control, tratamento de entradas asíncronas, metaestabilidade. Acoplamiento entre sistemas secuenciais e outros circuitos.</p> <p>Deseño de sistemas dixitais complexos: Método sistemático de deseño. Aplicación práctica do método.</p>
Tema 5. Arquitectura das FPGAs da familia Spartan 3E de Xilinx	Introducción. CLBs. Slices. LUTs. Multiplexores. Memorias. Multiplicadores "hardware". Circuitos de reloxo. Bloques de E/S. Tecnoloxías de E/S. Utilización de recursos específicos.
Tema 6. Deseño síncrono con FPGAs	Normas de deseño de sistemas secuenciais síncronos. Transitorios en saídas.
Tema 7: Tratamento de ficheiros en VHDL	Declarar ficheiro. Ler e escribir ficheiro. Abrir explicitamente un ficheiro. Cerrar Ficheiro. Paquete std_logic_textio. Exemplos
Tema 8. Deseño de un controlador VGA	Convertor DA para VGA na Nexys 2. Estándar VGA. Deseño do controlador.
Tema 9. Deseño de sistemas aritméticos con lóxica programable	Introducción. Paquetes matemáticos. Sumadores. Multiplicadores. Divisores
Tema 10. Técnicas de mellora de prestacións en sistemas síncronos.	Técnica de segmentación. Técnica de duplicación de estados

Planificación



Metodoloxías / probas	Competencias / Resultados	Horas lectivas (presenciais e virtuais)	Horas traballo autónomo	Horas totais
Sesión maxistral	A26	21	0	21
Prácticas de laboratorio	B7 B11 C2 C5	30	0	30
Traballos tutelados	A26 A30 A31 B1 B2 B3 B4 B5 B6	0	85	85
Proba mixta	A26 A30 B1	4	0	4
Atención personalizada		10	0	10

*Os datos que aparecen na táboa de planificación son de carácter orientativo, considerando a heteroxeneidade do alumnado

Metodoloxías	
Metodoloxías	Descrición
Sesión maxistral	Exposición oral e mediante o uso de medios audiovisuais.
Prácticas de laboratorio	Desenrolo de prácticas de aplicación dos coñecementos teóricos adquiridos. Manexo do software de simulación e deseño de circuitos dixitais.
Traballos tutelados	Traballos de realización individual ou en grupo para o deseño dun circuito de complexidade media.
Proba mixta	Probas de avaliación que poderán incluír preguntas sobre dos contidos teóricos da asignatura, así como exercicios ou problemas relacionados cos seus contidos.

Atención personalizada	
Metodoloxías	Descrición
Traballos tutelados Sesión maxistral Prácticas de laboratorio	Os profesores atenderán persoalmente as dúbidas sobre calquera das actividades desenvolvidas ao longo do curso. O horario de tutorías será publicado ao comezo do cuadrimestre na páxina web do centro. O alumnado con recoñecemento de dedicación a tempo parcial e dispensa académica de exención de asistencia, poderá realizar sesión periódicas co coordinador da materia a través de Microsoft Teams ou correo electrónico.

Avaliación			
Metodoloxías	Competencias / Resultados	Descrición	Cualificación
Traballos tutelados	A26 A30 A31 B1 B2 B3 B4 B5 B6	Traballo de deseño dun sistema dixital de complexidade media. Avaliarase a correcta aplicación dos conceptos teóricos ao traballo realizado. Será necesario entregar unha memoria explicativa deste, facer unha exposición oral e realizar unha defensa da práctica.	40
Proba mixta	A26 A30 B1	Haberá 2 probas mixtas a realizar individualmente por cada alumno. A primeira realizarase unha vez explicados os 5 primeiros temas. Suporá un 20% da nota final. A segunda proba será o examen final da 1ª oportunidade e poderá ter un peso de: - 40% para alumnos que decidan examinarse só da segunda parte da asignatura. - 60% para alumnos que decidan examinarse das dúas partes, anulando a nota da 1ª proba mixta, se a tivese.	60
Outros			

Observacións avaliación



As cualificacións das tarefas avaliadas serán válidas só para o curso académico no que se realicen.

As probas obxectivas poden incluír preguntas de resposta curta e/ou tipo test, resolución problemas en papel ou deseño de circuitos co software ISE.

Para alcanzar a máxima nota no traballo teránse en conta os seguintes aspectos:

- Os circuitos deseñados deben funcionar perfectamente en todos os seus aspectos (simulación funcional e temporal).
- A memoria entregada e a presentación terán que ser claras.
- O alumno terá que realizar unha defensa personalizada da práctica, xustificando o porqué do seu deseño e contestando ás preguntas relativas ao traballo realizadas polo profesor.

Nota final

A nota final calcularáse, en xeral, como:

$$\text{Nota Final} = 0,2 \times \text{Nota proba obxectiva 1} + 0,4 \times \text{Nota traballo} + 0,4 \times \text{Nota proba obxectiva 2}$$

Aqueles estudantes que non tivesen calificación na 1ª proba obxectiva, ou ben, acadasen calificacións moi baixas poden optar a realizar a 2ª proba obxectiva (a proba será distinta neste caso). Neste suposto a nota final será:

$$\text{Nota Final} = 0,6 \times \text{Nota proba obxectiva 2} + 0,4 \times \text{Nota traballo.}$$

Para aprobar a asignatura a nota final debe ser a lo menos do 50% da puntuación total. Ademais, a nota obtida nas probas obxectivas utilizadas para calcular a nota final debe ser superior ao 30% do total das mesmas.

Se non se superan os mínimos das probas obxectivas e suma total é superior aos 50 puntos, a nota final será de 45.

Segunda oportunidade

Na segunda oportunidade, realizarase unha proba obxectiva que pode constar de cuestións teórico-prácticas sobre todo o temario, exercicios escritos e de implementación dun circuito nalgunha das placas do Laboratorio.

$$\text{Nota de final da segunda oportunidade} = 0,6 \times \text{Nota proba mixta} + 0,4 \times \text{Nota traballo.}$$

Os alumnos que se acollan a matrícula parcial, poderán acordar co profesor a posibilidade de facer actividades alternativas as obrigatorias e presenciais

Fontes de información

Bibliografía básica	- Jacobo Álvarez Ruiz de Ojeda (2004). Diseño Digital con Lógica Programable. Santiago de Compostela. Tórculo - Jacobo Álvarez Ruiz de Ojeda (2012). Diseño digital con FPGAs. Madrid : Vision Ebooks
Bibliografía complementaria	- Roy W. Goody (2001). OrCAD PSpice for Windows. Prentice Hall - Tocci. Ronald J. (1996). Sistemas Digitales. Prentice Hall

Recomendacións

Materias que se recomenda ter cursado previamente

Fundamentos de Electricidade/770G01013

Fundamentos de Electrónica/770G01018

Electrónica Analóxica/770G01022

Electrónica Dixital/770G01023

Materias que se recomenda cursar simultaneamente

Materias que continúan o temario

Sistemas Dixitais II/770G01034

Observacións

Nesta asignatura dase por suposto que o alumno sabe programar en linguaxe VHDL, e manexa o entorno de deseño ISE Web Pack de Xilinx, polo que para matricularse con posibilidades de éxito é preciso haber cursado con aproveitamento Electrónica Dixital, ou ben haber adquirido esos coñecementos previamente.

(*A Guía docente é o documento onde se visualiza a proposta académica da UDC. Este documento é público e non se pode modificar, salvo casos excepcionais baixo a revisión do órgano competente dacordo coa normativa vixente que establece o proceso de elaboración de guías