



Guía docente				
Datos Identificativos				2022/23
Asignatura (*)	Sistemas Digitales I		Código	770G01026
Titulación	Grao en Enxeñaría Electrónica Industrial e Automática			
Descritores				
Ciclo	Periodo	Curso	Tipo	Créditos
Grado	2º cuatrimestre	Tercero	Obligatoria	6
Idioma	Castellano			
Modalidad docente	Presencial			
Prerrequisitos				
Departamento	Enxeñaría Industrial			
Coordinador/a	Díaz Longueira, Antonio Javier	Correo electrónico	a.diazl@udc.es	
Profesorado	Díaz Longueira, Antonio Javier Jove Pérez, Esteban Meizoso López, Maria del Carmen Timiraos Díaz, Miriam	Correo electrónico	a.diazl@udc.es esteban.jove@udc.es carmen.meizoso@udc.es miriam.timiraos.diaz@udc.es	
Web				
Descripción general	El objetivo de esta asignatura es que el alumno conozca las memorias y los dispositivos lógicos programables, así como los métodos y herramientas de diseño de circuitos sobre dispositivos lógicos programables.			

Competencias del título	
Código	Competencias del título
A26	Conocer los fundamentos y aplicaciones de la electrónica digital y microprocesadores.
A30	Conocer y ser capaz de modelar y simular sistemas.
A31	Conocimientos de regulación automática y técnicas de control y su aplicación a la automatización industrial.
B1	Capacidad de resolver problemas con iniciativa, toma de decisiones, creatividad y razonamiento crítico.
B2	Capacidad de comunicar y transmitir conocimientos, habilidades y destrezas en el campo de la ingeniería industrial.
B3	Capacidad de trabajar en un entorno multilingüe y multidisciplinar.
B4	Capacidad de trabajar y aprender de forma autónoma y con iniciativa.
B5	Capacidad para usar las técnicas, habilidades y herramientas de la Ingeniería necesarias para la práctica de la misma.
B6	Capacidad de usar adecuadamente los recursos de información y aplicar las tecnologías de la información y las comunicaciones en la Ingeniería.
B7	Capacidad para trabajar de forma colaborativa y de motivar a un grupo de trabajo.
B11	CB4 - Que los estudiantes puedan transmitir información, ideas, problemas y soluciones a un público tanto especializado como no especializado.
C2	Utilizar las herramientas básicas de las tecnologías de la información y las comunicaciones (TIC) necesarias para el ejercicio de su profesión y para el aprendizaje a lo largo de su vida.
C5	Valorar críticamente el conocimiento, la tecnología y la información disponible para resolver los problemas con los que deben enfrentarse.

Resultados de aprendizaje			
Resultados de aprendizaje		Competencias del título	
Programa dispositivos lógicos programables y configurables y utiliza con soltura sus herramientas de desarrollo.		A26 A30	B1 B3 C2
Conoce la realización electrónica de los circuitos convertidores A/D y D/A y sabe elegir el más adecuado en cada aplicación.		A26 A30	B1 B2 B5 B6 C2 C5



Distingue los tipos de circuitos lógicos programables y dispositivos de memoria.	A26 A30 A31	B1 B5	C2 C5
Conoce las técnicas de conexión de periféricos básicos, diseña sus circuitos.	A26 A30	B2 B4 B7 B11	C2 C5

Contenidos	
Tema	Subtema
Contenidos de la memoria de verificación relacionados con los temas:	<ul style="list-style-type: none"> · Programación básica en VHDL: Temas 1 y 2. · Diseño con dispositivos electrónicos configurables CPLD y FPGA Temas 3, 4 y 6. · Circuitos de memoria. Temas 5, 6 y 7. · Conversión A/D y D/A. Tema 6 y 9. · Herramientas de diseño y desarrollo de sistemas lógicos programables: Temas 4, 6, 8, 9 y 10. · Transmisión de datos. Temas 8 y 10.
Tema 1. Diseño de sistemas secuenciales síncronos.	Máquinas de estados finitos. Análisis y síntesis. Descripción en VHDL.
Tema 2. Introducción a la lógica programable.	Características de los circuitos programables. Fases del diseño. Ventajas. Aplicaciones.
Tema 3. Arquitectura del CPLD CoolRunner II	Bloques Función. Macroceldas. Bloques de Entrada/Salida. Modelo de tiempos.
Tema 4. Diseño de sistemas digitales con CPLDs	<p>Fases de la implementación: Síntesis. Ejemplos de codificación de macros. Informe de síntesis. Opciones. Translate. Fit. Informe de tiempos</p> <p>Diseño de sistemas secuenciales: Señales de reloj Diseño de circuitos secuenciales síncronos: contadores, circuitos de control, tratamiento de entradas asíncronas, metaestabilidad. Acoplamiento entre sistemas secuenciales y otros circuitos.</p> <p>Diseño de sistemas digitales complejos: Método sistemático de diseño. Aplicación práctica del método.</p>
Tema 5. Arquitectura de las FPGAs de la familia Spartan 3E de Xilinx	Introducción. CLBs. Slices. LUTs. Multiplexores. Memorias. Multiplicadores "hardware". Circuitos de reloj. Bloques de E/S. Tecnologías de E/S. Utilización de recursos específicos.
Tema 6. Diseño síncrono con FPGAs	Normas de diseño de sistemas secuenciales síncronos. Transitorios en salidas.
Tema 7: Tratamiento de ficheros en VHDL	Declarar fichero. Leer y escribir fichero. Abrir explícitamente un fichero. Cerrar Fichero. Paquete std_logic_textio. Ejemplos
Tema 8. Diseño de un controlador VGA	Convertidor DA para VGA en la Nexys 2. Estándar VGA. Diseño del controlador.
Tema 9. Diseño de sistemas aritméticos con lógica programable	Introducción. Paquetes matemáticos. Sumadores. Multiplicadores. Divisores
Tema 10. Técnicas de mejora de prestaciones en sistemas síncronos.	Técnica de segmentación. Técnica de duplicación de estados

Planificación				
Metodologías / pruebas	Competencias	Horas presenciales	Horas no presenciales / trabajo autónomo	Horas totales
Sesión magistral	A26	30	0	30
Prácticas de laboratorio	B7 B11 C2 C5	30	0	30



Trabajos tutelados	A26 A30 A31 B1 B2 B3 B4 B5 B6	0	76	76
Prueba mixta	A26 A30 B1	4	0	4
Atención personalizada		10	0	10

(*) Los datos que aparecen en la tabla de planificación són de carácter orientativo, considerando la heterogeneidad de los alumnos

Metodologías	
Metodologías	Descripción
Sesión magistral	Exposición oral y mediante el uso de medios audiovisuales del temario de la asignatura.
Prácticas de laboratorio	Desarrollo de prácticas de aplicación de los conocimientos teóricos adquiridos. Manejo del software de simulación y diseño de circuitos digitales.
Trabajos tutelados	Trabajos de realización individual o en grupo para el diseño de un circuito de complejidad media.
Prueba mixta	Pruebas de evaluación que podrán incluir preguntas sobre los contenidos teóricos de la asignatura, así como ejercicios o problemas relacionados con sus contenidos.

Atención personalizada	
Metodologías	Descripción
Trabajos tutelados	Los profesores atenderán personalmente las dudas sobre cualquiera de las actividades desarrolladas a lo largo del curso. El horario de tutorías será publicado al comienzo del cuatrimestre en la página web del centro.
Sesión magistral	
Prácticas de laboratorio	El alumnado con reconocimiento de dedicación a tiempo parcial y dispensa académica de exención de asistencia, podrá realizar sesiones periódicas con el coordinador de la materia a través de Microsoft Teams o correo electrónico.

Evaluación			
Metodologías	Competencias	Descripción	Calificación
Trabajos tutelados	A26 A30 A31 B1 B2 B3 B4 B5 B6	Trabajo de diseño de un sistema digital de complejidad media. Se evaluará la correcta aplicación de los conceptos teóricos al trabajo realizado. Será necesario entregar una memoria explicativa del mismo, hacer una exposición oral y realizar una defensa da la práctica.	40
Prueba mixta	A26 A30 B1	Habrà 1 prueba mixta a realizar individualmente por cada alumno con cuestiones teórico-prácticas.	60
Otros			

Observaciones evaluación



Las calificaciones de las tareas evaluables serán válidas únicamente para el curso académico en el que se realicen.

Las pruebas mixtas pueden incluir preguntas de respuesta corta e/o tipo test, resolución de problemas en papel o diseño de circuitos con el software ISE.

Para alcanzar la máxima nota en el trabajo se tendrán en cuenta los siguientes aspectos:

- Los circuitos diseñados deben funcionar perfectamente en todos sus aspectos (simulación funcional y temporal).
- La memoria entregada y la presentación han de ser claras.
- El alumno tendrá que realizar una defensa personalizada de la práctica, justificando el porqué de su diseño y contestando a las preguntas relativas al trabajo realizadas por el profesor.

Nota final

La nota final se calculará, en general, como:

$$\text{Nota Final} = 0,4 \times \text{Nota trabajo} + 0,6 \times \text{Nota prueba mixta 2}$$

Para aprobar la asignatura la nota final debe ser al menos del 50% de la puntuación total. Además, la nota obtenida en la prueba mixta debe ser superior al 30% del total.

Si no se superan los mínimos de la prueba mixta y la suma total es superior a los 50 puntos, la nota final será de 45

Segunda oportunidad:

En la segunda oportunidad, se realizará una prueba mixta que puede constar de cuestiones teórico-prácticas sobre todo el temario, ejercicios escritos, y de implementación de un circuito en alguna de las placas del Laboratorio.

La nota de Final de la segunda oportunidad = $0,6 \times \text{Nota prueba mixta} + 0,4 \times \text{Nota trabajo}$.

Los alumnos que se acojan a la matrícula parcial podrán

acordar con el profesor la posibilidad de hacer actividades alternativas a las presenciales.

Fuentes de información

Básica	- Jacobo Álvarez Ruiz de Ojeda (2004). Diseño Digital con Lógica Programable. Santiago de Compostela. Tórculo - Jacobo Álvarez Ruiz de Ojeda (2012). Diseño digital con FPGAs. Madrid : Vision Ebooks
Complementaria	- Roy W. Goody (2001). OrCAD PSpice for Windows. Prentice Hall - Tocci. Ronald J. (1996). Sistemas Digitales. Prentice Hall

Recomendaciones

Asignaturas que se recomienda haber cursado previamente

Fundamentos de Electricidad/770G01013

Fundamentos de Electrónica/770G01018

Electrónica Analógica/770G01022

Electrónica Digital/770G01023

Asignaturas que se recomienda cursar simultáneamente

Asignaturas que continúan el temario

Sistemas Digitales II/770G01034

Otros comentarios

En esta asignatura se da por supuesto que el alumno sabe programar en lenguaje VHDL, y maneja el entorno de diseño ISE Web Pack de Xilinx, por lo que para matricularse con posibilidades de éxito es preciso haber cursado con aprovechamiento Electrónica Digital, o bien haber adquirido esos conocimientos previamente.

(*) La Guía Docente es el documento donde se visualiza la propuesta académica de la UDC. Este documento es público y no se puede modificar, salvo cosas excepcionales bajo la revisión del órgano competente de acuerdo a la normativa vigente que establece el proceso de elaboración de guías